

#7
20 SEP 01
P. Talut

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITIONJC918 U.S. PTO
09/826040
04/05/01

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 22 MARS 2001

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE


INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 01 53 04 53 04
Télécopie : 01 42 93 59 30
<http://www.inpi.fr>

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260899

REMISE DES PIÈCES DATE 10 AVRIL 2000 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0004562 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 10 AVR. 2000		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE BREVATOME 3 rue du Docteur Lancereaux 75008 PARIS	
Vos références pour ce dossier (facultatif) B 13481.3/BM DD 2017			
C nfirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
<i>Demande de brevet initiale</i> <i>ou demande de certificat d'utilité initiale</i>		N°	Date / /
		N°	Date / /
Transformation d'une demande de brevet européen <i>Demande de brevet initiale</i>		<input type="checkbox"/>	Date / /
		N°	Date / /
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) DISPOSITIF DE CONVERSION D'UN PHOTOSIGNAL EN TENSION DANS LES SENSEURS D'IMAGES A INTEGRATEURS DEPORTES.			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date / / N° Pays ou organisation Date / / N° Pays ou organisation Date / / N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		COMMISSARIAT A L'ENERGIE ATOMIQUE	
Prénoms			
Forme juridique		Etablissement public de Caractère Scientifique, Technique et Industriel	
N° SIREN			
Code APE-NAF			
Adresse	Rue	31-33 rue de la Fédération	
	Code postal et ville	75752	PARIS 15ème
Pays		FRANCE	
Nationalité		FRANCAISE	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

REMISE DES PIÈCES DATE 10 AVRIL 2000 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0004562 NATIONAL ATTRIBUÉ PAR L'INPI		DB 540 W / 250899	
Vos références pour ce dossier : <i>(facultatif)</i>		B 13481.3/BM DD 2017	
6 MANDATAIRE			
Nom		MORIN	
Prénom		Béatrice	
Cabinet ou Société		BREVATOME 422.5/S002	
N° de pouvoir permanent et/ou de lien contractuel		7068 du 12.06.98	
Adresse	Rue	3 rue du Docteur Lancereaux	
	Code postal et ville	75008	PARIS
N° de téléphone <i>(facultatif)</i>		01.53.83.94.00	
N° de télécopie <i>(facultatif)</i>		01.45.63.83.33	
Adresse électronique <i>(facultatif)</i>		spibrev@easynetfr.	
7 INVENTEUR (S)			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE			
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence)</i>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) B. MORIN 422-5 S/002		VISA DE LA PRÉFECTURE OU DE L'INPI  L. GUICHET	

DÉPARTEMENT DES BREVETS


26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1. / 1.
(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260899

Vos références pour ce dossier (facultatif)		B 13481.3/ DD 2017	
N° D'ENREGISTREMENT NATIONAL		0004562	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) DISPOSITIF DE CONVERSION D'UN PHOTOSIGNAL EN TENSION DANS LES SENSEURS D'IMAGES A INTEGRATEURS DEPORTES.			
LE(S) DEMANDEUR(S) : COMMISSARIAT A L'ENERGIE ATOMIQUE 31/33 rue de la Fédération 75752 PARIS 15ème			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		PANTIGNY	
Prénoms		Philippe	
Adresse	Rue	31, rue de la Balmette	
	Code postal et ville	38640	CLAIX
Société d'appartenance (facultatif)			
Nom		AUDEBERT	
Prénoms		Patrick	
Adresse	Rue	11 rue Marcel Peretto	
	Code postal et ville	38100	GRENOBLE
Société d'appartenance (facultatif)			
Nom		MOTTIN	
Prénoms		Eric	
Adresse	Rue	2726, route de Narbonne	
	Code postal et ville	38950	SAINT-MARTIN-le VINOUX
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
B. MORIN 422-5 S/002			

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire.
Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1. / 2.

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

08 113 W / 260899

V s références pour ce dossier (facultatif)		B 13481.3/ DD 2017	
N° D'ENREGISTREMENT NATIONAL		000 4562	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) DISPOSITIF DE CONVERSION D'UN PHOTOSIGNAL EN TENSION DANS LES SENSEURS D'IMAGES A INTEGRATEURS DEPORTES.			
LE(S) DEMANDEUR(S) : COMMISSARIAT A L'ENERGIE ATOMIQUE 31/33 rue de la Fédération 75752 PARIS 15ème			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		ROTHAN	
Prénoms		Frédéric	
Adresse	Rue	28, rue Georges Meader	
	Code postal et ville	38170	SEYSSINET
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
B. MORIN 422-5 S/002			

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

DISPOSITIF DE CONVERSION D'UN PHOTOSIGNAL EN TENSION
DANS LES SENSEURS D'IMAGES A INTEGRATEURS DEPORTES

DESCRIPTION

5

Domaine de l'invention

L'invention concerne un dispositif pour
convertir un photosignal en tension dans des senseurs
10 d'images à intégrateurs déportés.

D'une façon générale, l'invention trouve
des applications dans le domaine de l'imagerie et,
notamment, dans les dispositifs de prise d'images
utilisant des senseurs d'images matricielles à
15 intégrateurs déportés pour convertir, en signaux
électriques, les rayonnements électromagnétiques reçus
par les photodétecteurs des dispositifs de prise
d'images.

Plus particulièrement, l'invention peut
20 être appliquée à l'imagerie sous faible flux et/ou à
faible temps d'intégration.

Etat de la technique

25 Il existe actuellement plusieurs types de
senseurs d'images permettant de convertir des
rayonnements électromagnétiques en signaux électriques.
Généralement, les senseurs d'images comportent des
photodétecteurs qui transforment les rayonnements
30 électromagnétiques en photosignaux. Ces derniers sont
ensuite transformés en signaux électriques au moyen

d'un circuit intégré de lecture (appelé aussi CIL), qui comporte des fonctions analogiques et/ou digitales.

Dans ce type de senseurs, les photodétecteurs peuvent être réalisés au sein même du circuit intégré de lecture ; c'est le cas, en particulier, lorsque les photodétecteurs sont réalisés par des photodiodes ou des photogrilles de transistors CMOS opérant dans la bande spectrale visible. Ce cas est décrit notamment dans l'article intitulé
10 « Comparison of passive and active pixel schemes for CMOS visible imagers » de KOZLOWSKI, KLEINHANS et LIU, SPIE conference on infrared readout electronics IV, Orlando, Floride, Avril 1998.

Les photodétecteurs peuvent aussi être fabriqués directement sur le circuit de lecture, comme c'est le cas lorsque les photodétecteurs sont des microbolomètres résistifs opérant dans la gamme spectrale infrarouge. Ils peuvent également être réalisés dans une filière technologique spécifique ;
20 c'est le cas notamment lorsque les photodétecteurs sont des photodiodes en HgCdTe. Dans ce cas, la matrice de photodétecteurs est hybridée par microbilles sur le circuit intégré de lecture. Ces deux cas sont décrits dans l'article intitulé « Le développement des
25 technologies infrarouges futures au LIR » de TISSOT et BERTRAND, Colloque international Optronique et Défense, Décembre 1996, Montigny-le-Bretonneux, France.

Pour une meilleure compréhension du domaine de l'invention, on a représenté, sur la figure 1, le synoptique d'un circuit intégré de lecture (CIL) classique.
30

Sur la figure 1, on a représenté, par la référence P, les points élémentaires (PEL) implantés chacun dans les pas des photodétecteurs et reliés par des bus, référencés Bpel. L'ensemble de ces points
5 élémentaires et de ces bus Bpel forme une matrice de points élémentaires, appelée matrice PEL et référencée MP.

Chaque PEL de la matrice MP assure, d'une part, le couplage du photodétecteur et, d'autre part,
10 une première conversion du photosignal en une grandeur électrique (courant, charge ou tension).

Classiquement, chaque rangée de PEL est connectée à son extrémité à des moyens de traitement déporté, référencés T.

15 Ces moyens de traitement déporté T assurent le traitement des signaux électriques obtenus en sortie de chaque rangée de la matrice MP et, plus précisément, la transformation du signal délivré par chaque PEL de la matrice en échantillons de tension multiplexables
20 vers un montage de sortie. Ce montage de sortie consiste en un multiplexeur M, généralement de type analogique, qui reçoit les signaux provenant de chaque moyen de traitement déporté et assure le multiplexage de ces signaux. Si le circuit intégré de lecture CIL
25 comporte plusieurs matrices de PEL, alors le ou les multiplexeur(s) M assure(nt) le multiplexage des sorties de toutes les matrices de PEL. Le ou les multiplexeur(s) est(sont) lui-même(eux-mêmes) connecté(s) à un ou des amplificateur(s) de sortie A.

30 Les moyens de traitement déporté peuvent être réalisés à partir d'un intégrateur, c'est-à-dire

d'un amplificateur contre-réactionné par un condensateur et un interrupteur, qui assure la conversion en tension du photosignal délivré par le PEL sous la forme soit d'un courant soit d'une charge électrique.

Il existe deux catégories de circuits intégrés de lecture (CIL) à traitement déporté : les CIL dont l'intégrateur du bloc de traitement déporté procède à l'intégration du courant de sortie du PEL et les CIL dont l'intégrateur assure la conversion en tension de la charge intégrée dans le PEL.

Ces deux types de CIL sont décrits dans la demande de brevet FR-A-2 736 782 et représentés schématiquement sur la figure 2. On voit en effet sur cette figure 2 que, quelquesoit le type de CIL, les sorties des points élémentaires (PEL) d'une même rangée sont connectées à l'entrée de l'intégrateur I, au moyen du point de connexion BUS/PEL, référencé X.

La capacité ramenée sur l'entrée de l'intégrateur I, lors de la phase de lecture de chaque PEL, est alors égale à la somme de la capacité de sortie du PEL adressé (noté P1), des capacités de sortie des PEL non adressés (notés P2) et de la capacité de la connexion C_{x-bus} utilisée pour assurer la continuité électrique entre les sorties de tous les PEL et l'entrée de l'intégrateur I. En d'autres termes, la capacité de sortie d'un PEL adressé correspond à la capacité de l'interrupteur d'adressage à l'état fermé et la capacité de sortie d'un PEL non adressé

correspond à la capacité de l'interrupteur d'adressage à l'état ouvert.

Outre les capacités ramenées sur l'entrée de l'intégrateur lors de la phase de lecture de chaque
 5 PEL, ces intégrateurs déportés présentent des bruits de conversion importants. Ces bruits de conversion, c'est-à-dire les bruits en sortie de l'intégrateur, à charge ou à courant d'entrée nul, proviennent de deux sources indépendantes : le bruit propre de
 10 l'amplificateur et le bruit de la source de tension de référence. Pour mieux comprendre l'origine de ces bruits, nous avons représenté, sur la figure 3, le schéma électrique équivalent d'un intégrateur déporté conventionnel. Sur ce schéma, Vref est la tension de
 15 référence de la source de tension continue, connectée sur l'entrée e+ d'un amplificateur A ; e- est l'entrée négative de l'amplificateur A sur laquelle est connecté le bus PEL (référéncé Bpel) ; Cconv est la capacité de conversion connectée entre la sortie s de
 20 l'amplificateur A et l'entrée e- de cet amplificateur ; et Cbus_pel est la capacité du bus PEL.

Ainsi, vu de la sortie de l'intégrateur, les sources de bruits, qui viennent d'être citées, sont amplifiées du gain capacitif du montage de type
 25 non-inverseur qui réalise l'intégrateur. Plus précisément, la densité spectrale de la tension du bruit de conversion en sortie de l'intégrateur a donc pour expression, en fonction de la fréquence :

$$30 \quad v_{bs_conv}(f) = \frac{C_{bus_pel} + C_{conv}}{C_{conv}} \times \sqrt{(v_{b_ampli}(f))^2 + (v_{b_ref}(f))^2}$$

En intégrant cette équation dans le domaine des fréquences, on obtient l'expression de la valeur efficace de la tension du bruit de conversion en sortie
 5 <vbbs_conv>, en fonction de la valeur efficace de la tension de bruit blanc d'entrée de l'amplificateur <vbb_ampli> et de la valeur efficace du bruit blanc de la tension de référence <vbb_ref> :

$$10 \quad < vbbs_conv > = \sqrt{\frac{C_{bus_pel} + C_{conv}}{C_{conv}}} \times \sqrt{< vbb_ampli >^2 + < vbb_ref >^2}$$

Cette dernière expression montre que le bruit de conversion d'un intégrateur déporté est une fonction croissante du bruit de l'amplificateur, du
 15 bruit de la tension de référence, de la capacité du bus PEL et de l'inverse de la capacité du condensateur de conversion.

Les relations qui rendent compte des composantes de bruit basse fréquence, caractéristiques
 20 des amplificateurs CMOS et de la fonction de transfert réelle de l'amplificateur, sont relativement complexes ; aussi, pour des raisons de simplification, les composantes très basses fréquences ont été assimilées à des niveaux quasi-continus. Ces derniers
 25 sont donc amplifiés par le gain du montage non-inverseur. Ainsi, la fourchette d'estimation du bruit de conversion en sortie d'un intégrateur déporté conventionnel est la suivante :

$$\left(\frac{C_{bus_pel} + C_{conv}}{C_{conv}} \right)^{0.5} \left| \begin{array}{l} \text{bruit} \\ \text{blanc} \end{array} \right| \leq \frac{\langle v_{bbs_conv} \rangle}{\sqrt{\langle v_{bb_ampli} \rangle^2 + \langle v_{bb_ref} \rangle^2}} \leq \left(\frac{C_{bus_pel} + C_{conv}}{C_{conv}} \right)^{1.0} \left| \begin{array}{l} \text{bruit} \\ \text{blanc} \end{array} \right|$$

1 / f

Cette expression montre les relations entre les contributeurs au bruit de conversion et la sensibilité du bruit de conversion à ces contributeurs.

Or, dans un senseur à intégrateur déporté, classique, pour un format du senseur donné ou pour un pas de PEL donné, si l'on augmente le nombre de PEL, alors la capacité du bus PEL augmente. Et, d'après la formule précédente, si le pas du PEL et le format du senseur augmente, alors le bruit de conversion augmente aussi, puisqu'il dépend de la capacité du bus PEL.

Par ailleurs, les exigences relatives au senseur étant de plus en plus nombreuses, cela nécessite d'intégrer un nombre de plus en plus important de fonctions au sein d'un PEL. Ainsi, le dessin des blocs fonctionnels supplémentaires dans la surface réduite d'un PEL accroît la densité d'intégration intra PEL et le nombre d'entrées et de sorties du PEL. Les contraintes de routage des interconnexions intra et inter PEL augmentent les couplages capacitifs avec le bus PEL (condensateurs parasites des interconnexions se chevauchant et couplage par influence entre conducteurs parallèles). Ces capacités parasites augmentent la capacité du bus PEL et, par conséquent, le bruit de conversion augmente.

D'autre part, la capacité de sortie d'un PEL ne peut pas toujours être minimisée dans le but de diminuer le bruit de conversion. En effet, la réduction de la résistance à l'état passant de l'interrupteur d'adressage nécessite, par exemple, d'augmenter la largeur du canal du transistor TMOS d'adressage. Or, cela a pour effet d'augmenter sa capacité grille-source, ainsi que la capacité de sa jonction connectée au bus PEL. De même, lorsqu'on est amené à réaliser l'interrupteur d'adressage par la mise en parallèle d'un transistor NMOS et d'un transistor PMOS, la capacité de sortie du PEL augmente par le même mécanisme que décrit précédemment. Aussi, dans ces deux cas, la capacité de sortie du PEL, quelle soit adressée ou non adressée, augmente. Et, par conséquent, la capacité du bus PEL augmente.

Par ailleurs, dans certains cas, il est nécessaire d'augmenter la réponse en tension, obtenue en sortie de l'intégrateur déporté. C'est le cas, par exemple, lorsque l'on veut utiliser une capacité de conversion de faible valeur pour convertir en tension, de manière optimale, une photocharge de faible valeur, ou bien lorsque l'on veut intégrer un photocourant pendant un temps réduit, ou encore lorsque l'on veut intégrer un courant d'entrée faible. C'est aussi le cas, lorsque l'on veut réduire les exigences sur le bruit d'entrée des blocs analogiques implantés en aval de l'intégrateur déporté ou bien augmenter l'immunité au bruit du signal de sortie du CIL ou encore réduire la complexité des chaînes d'acquisition du signal de sortie, etc.. Dans tous ces cas, la réponse en tension

peut être augmentée en diminuant la capacité du condensateur de conversion, mais cela induit, d'après les explications données précédemment, une augmentation du bruit de conversion.

5 Par ailleurs, la formule donnant la densité spectrale $V_{bs-conv}$ montre que le bruit de la tension de référence est amplifié par une fonction croissante du rapport C_{bus_pel}/C_{conv} . L'obtention d'un bruit de conversion faible reporte des contraintes fortes sur la
10 réalisation de l'alimentation lorsque le rapport C_{bus_pel}/C_{conv} est défavorable. Outre le fait qu'il faille générer une alimentation très faible bruit, son « routage » doit faire l'objet de précautions particulières si l'on veut garantir ce niveau de bruit
15 sur l'entrée e+ de tous les intégrateurs déportés du circuit intégré de lecture.

Cette formule montre également que le bruit propre de l'amplificateur A de l'intégrateur déporté est amplifié par la fonction croissante du rapport
20 C_{bus_pel}/C_{conv} . L'obtention d'un bruit de conversion faible reporte des contraintes fortes sur la conception de l'amplificateur et de ses stimuli lorsque le rapport C_{bus_pel}/C_{conv} est défavorable car il faut agir à plusieurs niveaux, à savoir : réduire la composante de
25 bruit due au transistor TMOS de l'amplificateur, alimenter l'amplificateur avec des alimentations bas bruits et sélectionner un schéma d'amplificateur présentant une très bonne réjection d'alimentation. Or, ceci est d'autant plus difficile à réaliser que le pas
30 du PEL est réduit, car on dispose alors de moins de

degrés de liberté pour optimiser les géométries des transistors TMOS et leur placement.

Exposé de l'invention

5

L'invention a pour but de remédier aux inconvénients des senseurs d'images à intégrateurs déportés, décrits précédemment. A cette fin, elle propose un dispositif de conversion d'un photosignal en
10 tension, utilisable dans les senseurs d'images à intégrateurs déportés et présentant un bruit de conversion réduit.

Selon l'invention, le bruit de conversion peut être diminué si l'on réduit de manière
15 significative la capacité ramenée sur l'entrée de l'intégrateur déporté, sans altérer la fonction de transfert du photosignal en tension. Ceci est réalisé en insérant, entre l'extrémité du bus PEL (utilisé pour multiplexer les sorties des points élémentaires d'une
20 même rangée) et l'entrée de l'intégrateur, un dispositif d'adaptation d'impédance de faible capacité de sortie.

De façon plus précise, l'invention concerne un senseur d'images à lecture matricielle comportant
25 une matrice de photodétecteurs élémentaires connectés par au moins un bus PEL à un intégrateur déporté convertissant le signal de chaque photodétecteur élémentaire en tension, caractérisé en ce qu'il comporte, entre l'extrémité du bus PEL et l'entrée de
30 l'intégrateur, un dispositif d'adaptation d'impédance à faible capacité de sortie, délivrant à sa sortie,

pendant le temps de conversion d'un signal de photodétecteur, une variation de charge qui correspond à une fonction affine (c'est-à-dire une variation monotone de la fonction d'entrée) de la charge présente
 5 à l'entrée dudit dispositif d'adaptation.

La variation de charge peut être déterminée par :

$$\int_{t=0}^{t=T_{\text{conv}}} I_{\text{inj}}(t).dt = \int_{t=0}^{t=T_{\text{conv}}} I_{\text{int}}(t).dt$$

10

où I_{inj} est le courant instantané du bus injecté à l'entrée du dispositif d'adaptation, I_{int} est le courant instantané en sortie du dispositif d'adaptation et T_{conv} est le temps de conversion.

15

Avantageusement, le dispositif d'adaptation d'impédance est connecté le plus près possible de l'entrée de l'intégrateur.

20

De préférence, le dispositif d'adaptation d'impédance est un transistor TMOS monté en grille commune sur l'entrée de l'intégrateur.

25

Selon un mode de réalisation de l'invention, le dispositif d'adaptation d'impédance comporte un transistor TMOS à grille commune associé à un amplificateur de contre-réaction.

Selon un autre mode de réalisation, le dispositif d'adaptation d'impédance comporte deux transistors et deux sources de tension montés en miroir de courant.

Brève description des figures

- La figure 1 représente le synoptique d'un circuit intégré de lecture classique ;
- 5 - la figure 2 représente le schéma électrique d'une rangée de PEL dans un CIL classique ;
- la figure 3 représente le schéma électrique d'un intégrateur déporté classique ;
- la figure 4 représente le schéma de
- 10 principe d'un circuit intégré de lecture, selon l'invention ;
- la figure 5 représente le schéma électrique du mode de réalisation préféré de l'invention ;
- 15 - la figure 6 représente schématiquement la courbe de variation du potentiel du bus PEL en fonction du courant injecté dans le transistor TMOS ;
- la figure 7 représente schématiquement la réponse du transistor TMOS à un échelon de courant ;
- 20 - la figure 8 représente le schéma électrique d'un mode de réalisation du dispositif de l'invention ; et
- la figure 9 représente le schéma électrique d'un autre mode de réalisation du dispositif
- 25 de l'invention.

Description de modes de réalisation de l'invention

30 L'invention concerne un senseur d'images à intégrateur déporté, dans lequel le bruit de conversion

est réduit. Cette réduction du bruit de conversion est obtenue en introduisant, entre l'extrémité du bus PEL et l'entrée de l'intégrateur déporté, un dispositif d'adaptation d'impédance de faible capacité de sortie, qui permet de réduire, de façon significative, la capacité ramenée sur l'entrée de l'intégrateur déporté, sans altérer la fonction de transfert de photosignal en tension.

Avantageusement, le dispositif d'adaptation d'impédance est inséré le plus près possible de l'entrée de l'intégrateur déporté, ce qui permet d'obtenir la meilleure performance possible, c'est-à-dire de minimiser la capacité en sortie de l'intégrateur. Idéalement, ce dispositif d'adaptation d'impédance devrait présenter les caractéristiques suivantes :

- il devrait avoir une capacité de sortie C_s faible comparativement à la capacité du bus PEL ; et
- sa sortie devrait délivrer, à l'entrée de l'intégrateur, un courant instantané strictement égal au courant instantané injecté à son entrée.

Or, cette dernière caractéristique est trop restrictive pour permettre une mise en œuvre aisée du dispositif. L'invention propose donc de sélectionner un dispositif d'adaptation d'impédance qui respecte la conservation de la charge entre son entrée et sa sortie pour ne pas altérer le processus de conversion, en tension, du photosignal délivré par le PEL.

Autrement dit, tout dispositif d'adaptation en impédance peut être utilisé dès lors qu'il présente une faible capacité de sortie, et qu'il délivre, sur

son nœud électrique de sortie, pendant un temps T_{conv} égal à la durée de la conversion du photosignal en tension, une variation de charge strictement égale à celle développée sur son nœud d'entrée.

5 Cette variation de charge est une fonction affine de la variation de charge injectée à son entrée ; elle est donnée par l'expression :

$$\int_{t=0}^{t=T_{conv}} I_{inj}(t).dt = \int_{t=0}^{t=T_{conv}} I_{int}(t).dt,$$

10

où $I_{int}(t)$ est le courant instantané à l'entrée de l'intégrateur.

Sur la figure 4, on a représenté schématiquement le circuit intégré de lecture d'un
 15 capteur d'images à intégrateur déporté, selon l'invention. Comme sur les figures précédentes, les points élémentaires ont été référencés P et le bus PEL de liaison de chaque rangée de points élémentaires P est référencé Bpel. Ce bus Bpel est connecté, à une de
 20 ses extrémités (appelée par la suite « extrémité »), à un dispositif d'adaptation d'impédance D, lui-même connecté sur l'entrée d'un intégrateur I.

L'intégrateur I peut être le même que celui utilisé dans l'art antérieur et représenté sur la
 25 figure 3.

Le dispositif d'adaptation d'impédance D peut être réalisé selon plusieurs modes de réalisation différents.

Selon l'un de ces modes de réalisation, le dispositif d'adaptation d'impédance est réalisé par un transistor TMOS monté en grille commune sur l'intégrateur. Ce mode de réalisation est représenté sur la figure 5.

Sur cette figure 5, on a référencé T le transistor TMOS avec sa grille g_T , sa source s_T , et son drain d_T . La source s_T du transistor T est connectée à l'extrémité du bus PEL ; le drain d_T du transistor T est connecté sur l'entrée e^- de l'amplificateur A, autrement dit, sur l'entrée de l'intégrateur I ; la grille g_T du transistor T est connectée à une source de tension V_g .

Selon un mode de réalisation, le transistor T peut être un transistor NMOS, notamment si l'on veut intégrer le photocourant délivré par des photodiodes de type N sur un substrat P ou bien encore d'un microbolomètre résistif.

Selon un autre mode de réalisation, le transistor T peut être de type PMOS afin de traiter le photocourant délivré par des photodiodes de type P sur un substrat N ou bien encore d'un microbolomètre résistif.

L'amplificateur A, représenté sur cette figure 5, comporte une entrée différentielle (e^- ; e^+) ; toutefois, l'invention peut être utilisée avec d'autres types d'amplificateur de charge.

Le point de repos du transistor T est ajusté de façon à ce qu'il délivre, à l'entrée de l'amplificateur A, c'est-à-dire sur son drain d_T , un

courant égal au courant I_{inj} injecté dans sa source s_T , par le bus B_{pel} .

Le potentiel du drain d_T du transistor est égal à V_{ref} , qui est la masse virtuelle de l'amplificateur différentiel A. La tension appliquée à la grille du transistor T est ajustée de façon à ce que le transistor soit en régime de saturation.

Le transistor T présente ainsi une très forte résistance drain-source ; de plus, son courant de drain d_T est alors égal au courant injecté dans la source s_T du transistor.

Par ailleurs, la capacité de sortie du transistor T est égale à la somme de la capacité grille-drain d'un transistor TMOS, en régime de saturation et de la capacité de sa jonction drain. Cette capacité est de l'ordre de grandeur de la capacité de sortie d'un seul PEL. Elle est donc très inférieure à la capacité du bus PEL. Dans ce mode de réalisation, les tensions V_g et V_{ref} sont optimisées, afin d'assurer un fonctionnement en régime de saturation dans toute l'excursion d'entrée en courant, car le potentiel du bus PEL doit pouvoir varier, afin que le transistor T puisse développer une tension grille-source compatible avec l'intensité du courant injecté. De cette façon, la réponse en tension de l'intégrateur I, associé au dispositif d'adaptation d'impédance D, a une attaque en courant constant du bus PEL identique à celle d'un intégrateur déporté classique.

30

Sur la figure 6, on a représenté une courbe montrant la variation du potentiel du bus PEL en fonction du courant injecté dans le transistor T.

Sur cette figure, la courbe $I_{d_T-s_T}$ montre
 5 le courant drain-source du transistor T ; les valeurs $I_{inj-max}$ et $I_{inj-min}$ sont, respectivement, les valeurs maximum et minimum du courant injecté sur la source s_T du transistor T, et la valeur V_T représente la tension de seuil du transistor T.

10 Par ailleurs, il faut noter que les PEL d'un senseur délivrent des photosignaux dont les niveaux varient de manière indépendante les uns des autres car les pixels de l'image auxquels ils sont associés ne sont, généralement, pas corrélés. Il faut
 15 donc que, dans le dispositif de l'invention, la réponse de l'intégrateur à une impulsion de courant d'amplitude et de durée variables soit identique à celle d'un intégrateur déporté classique. Pour montrer que cela est le cas, nous avons représenté sur la figure 7
 20 différentes réponses de l'intégrateur.

La partie A de la figure 7 montre la réponse de l'intégrateur à l'injection d'un échelon de courant I_{inj} (I_1 , I_2) sur le bus PEL. La partie B de la figure 7 montre que l'on obtient, soit en résolvant les
 25 équations de KIRCHOFF, soit en réalisant des simulations électriques appropriées, que le courant I_{int} injecté dans l'intégrateur suit la variation du courant I_{inj} avec un temps de réponse fini. La partie C de la figure 7 montre l'évolution temporelle du
 30 potentiel du bus PEL entre ces deux valeurs asymptotiques V_1 et V_2 que l'on détermine au moyen de

la caractéristique courant-tension de la figure 6. La constante de temps τ , qui régit ce régime transitoire, est donné par la formule :

$$5 \quad \tau \approx g_m / C_{bus_pel},$$

où g_m est la transductance du transistor T.

Le courant intégré dans l'amplificateur de charge A n'est donc pas strictement égal à celui injecté sur le bus PEL, mais la différence entre les niveaux de sortie des deux dispositifs devient négligeable, dès lors que le temps de conversion T_{conv} est supérieur à τ , ce qui est le cas dans la plupart des senseurs et, en particulier, dans les cas
15 suivants :

- lorsque la capacité du bus PEL est capable de fournir des charges lors de la transition des courants beaucoup plus rapidement que le transistor T sur le front de montée du courant I_{inj} ;
- 20 - lorsqu'il n'y a pas de perte de charge sur le bus PEL, c'est-à-dire lorsque les jonctions des transistors TMOS, connectés au bus PEL, restent en inverse pendant tout le cycle de conversion ;
- lorsque le transistor T établit sa source
25 à son potentiel final V_2 , avec sa constante de temps propre (voir figure 7C, illustrant la réponse à un échelon de courant).

Ces résultats peuvent être généralisés à la réponse à une impulsion de courant délivrée par un PEL
30 sur le bus PEL. Dans le cas d'une impulsion de très

courte durée, par rapport à τ , la photocharge équivalente du PEL est tout d'abord stockée temporairement sur la capacité du bus PEL, puis elle est intégralement restituée sur le drain du transistor
5 T. Là encore, il faut que les jonctions connectées au bus PEL restent en inverse pendant tout le processus de conversion en tension de l'information délivrée par le PEL.

Ainsi, bien que le dispositif de
10 l'invention ne permette pas de délivrer à tout instant un courant de sortie égal à son courant d'entrée, il conserve la charge entre son entrée et sa sortie, dès lors que le temps de conversion est supérieur au temps de réponse du dispositif et que la variation induite
15 sur le bus PEL par l'impulsion de courant délivrée par chaque PEL ne fasse passer les jonctions qui lui sont connectées en inverse.

De plus, comme on l'a montré précédemment, la capacité de sortie de ce dispositif est très
20 inférieure à celle du bus PEL, d'un circuit intégré de lecture dans un senseur matriciel.

Aussi, le dispositif d'adaptation d'impédance réalisé au moyen d'un transistor TMOS monté en grille commune répond donc aux caractéristiques
25 énoncées précédemment et nécessaires à un bon fonctionnement d'un senseur d'images, à savoir une faible capacité de sortie et la délivrance sur son noeud de sortie d'une variation de charge strictement égale à celle développée sur le lieu d'entrée.

30 Du fait de ces caractéristiques, le bruit de conversion obtenu en sortie de l'intégrateur déporté

associé à un dispositif d'adaptation d'impédance conforme à l'invention, est nettement réduit par rapport à l'intégrateur déporté classique, car le gain du montage non-inverseur est, dans le cas d'un

5 intégrateur à entrée différentielle :

$$\frac{S}{E_{plus}} = \frac{C_{moins} + C_{conv}}{C_{conv}}$$

où C_{moins} est la somme de la capacité de sortie du

10 dispositif d'adaptation d'impédance et de la capacité d'entrée $e-$ de l'amplificateur A. Cette relation permet de calculer le facteur de réduction de la valeur efficace du bruit de conversion entre un intégrateur déporté conventionnel et un intégrateur déporté selon

15 l'invention (c'est-à-dire intégrateur déporté + dispositif d'adaptation d'impédance), dans le cas de bruits blancs :

$$\frac{\langle vbbs_conv \rangle_{conventionnel}}{\langle vbbs_conv \rangle_{amélioré}} = \frac{\sqrt{\frac{C_{bus_pel} + C_{conv}}{C_{conv}}}}{\sqrt{\frac{C_{moins} + C_{conv}}{C_{conv}}}} = \sqrt{\frac{C_{bus_pel} + C_{conv}}{C_{moins} + C_{conv}}}$$

20

Par exemple, dans le cas d'un senseur quantique infrarouge au format de 512 par 512 PEL, au pas de 20 μm , dédié à des applications d'imagerie sous faible flux d'entrée, l'ordre de grandeur de C_{bus_pel}

25 est de 2.0 pF et celui de C_{conv} est d'environ 0.1 pF. En utilisant comme dispositif d'adaptation d'impédance un TMOS monté en grille commune, la capacité C_{moins}

peut être réduite à 0.1 pF. L'injection de ces valeurs dans la formule précédente montre que le bruit de conversion de l'intégrateur déporté de l'invention est trois fois inférieur à celui de l'intégrateur déporté conventionnel.

L'invention permet donc de réduire de manière significative le bruit de conversion dans le cas de bruits blancs. On montre aussi, par un raisonnement identique, que les composantes basses fréquences du bruit de l'amplificateur et de celui de la tension de référence sont atténuées de manière toute aussi significative grâce à ce dispositif.

Le dispositif d'adaptation d'impédance peut être réalisé selon d'autres modes de réalisation. Par exemple, il peut être réalisé au moyen d'un transistor TMOS à grille commune, avec un amplificateur de contre réaction. En effet, il est possible d'améliorer encore certaines caractéristiques du premier mode de réalisation en contre-réactionnant la source du transistor T par un amplificateur G. Dans ce cas, l'amplificateur G est monté entre la grille g_T du transistor T et la source s_T du transistor T, comme montré sur la figure 8. L'introduction de cette contre-réaction a pour effet d'augmenter la transconductance d'entrée du transistor T, ce qui entraîne une réduction du temps de réponse à un échelon de courant.

Un tel dispositif peut être utilisé, par exemple, dans les circuits intégrés de lecture où les exigences sur les temps de conversion (c'est-à-dire le

temps de lecture de l'information délivrée sur un PEL)
 et la réponse en tension de l'intégrateur déporté
 nécessitent de réduire le temps de réponse du
 dispositif d'adaptation d'impédance D situé en amont de
 5 l'intégrateur.

Le dispositif d'adaptation d'impédance peut
 également être réalisé au moyen d'un miroir de courant,
 comme représenté sur la figure 9.

10 Dans ce mode de réalisation, le dispositif
 d'adaptation d'impédance D est réalisé au moyen de deux
 transistors T1 et T2, associés chacun à une source de
 tension V1 et V2 et connectés l'un à l'autre par leur
 grille g_T de façon à réaliser un miroir de courant.
 15 Ainsi, le dispositif de l'invention délivre en sortie
 un courant I_{int} qui est égal à son courant d'entrée
 I_{inj} multiplié par un facteur d'amplification qui est
 fonction du rapport de géométrie des transistors TMOS
 T1 et T2 et des tensions V1 et V2. Le gain en courant
 20 peut être inférieur ou supérieur à l'unité.

Le dispositif de l'invention, réalisé selon
 ce mode de réalisation, peut être utilisé dans des
 applications où il s'avère nécessaire de recadrer le
 courant délivré par le bus PEL dans l'excursion
 25 d'entrée de l'amplificateur de charge.

Le senseur d'images de l'invention permet
 donc d'obtenir un bruit de conversion inférieur à celui
 d'un senseur classique. La dynamique d'entrée en flux
 du senseur est ainsi augmentée, le bruit ramené à
 30 l'entrée du circuit intégré de lecture étant diminué.

Le dispositif de l'invention permet, de plus, d'obtenir une meilleure réponse en tension à la sortie de l'intégrateur déporté, en réduisant la capacité de conversion et en diminuant le bruit de conversion.

Ces améliorations permettent d'utiliser des CIL à intégrateurs déportés dans de nouvelles applications et, par exemple, en imagerie sous faible flux et/ou à faible temps d'intégration avec des senseurs quantiques, dont la photocharge équivalente est faible. De tels CIL peuvent également être utilisés dans des senseurs thermiques à microbolomètres résistifs à ébasage en courant déporté.

De façon plus générale, des dispositifs d'adaptation d'impédance selon l'invention peuvent aussi être associés à des intégrateurs déportés multicalibres (amplificateurs de charge disposant de plusieurs condensateurs sélectionnables dans sa boucle de contre réaction), afin d'effectuer une conversion adaptée au niveau du photosignal d'entrée.

De plus, à bruits de conversion constants et pour un format et un pas de PEL donnés, le dispositif de l'invention peut s'accommoder d'un niveau de bruit sur la tension de référence V_{ref} supérieur à celui d'un intégrateur classique. Dans ces mêmes conditions, il peut également s'accommoder d'un niveau de bruits d'entrée de l'amplificateur de charge supérieur à celui d'un intégrateur déporté classique.

En outre, avec le dispositif de l'invention, le bruit de conversion n'est plus fonction de la capacité du bus PEL. Il est donc possible

d'augmenter cette capacité sans accroître le bruit de conversion. Ceci ouvre de nombreuses possibilités, telles que l'augmentation du format du senseur, l'augmentation du pas du PEL, la possibilité
5 d'augmenter le nombre de rangées multiplexées vers un même intégrateur, l'augmentation de la complexité du PEL ou encore l'augmentation du nombre des entrées et sorties du PEL.

REVENDICATIONS

1. Senseur d'images à lecture matricielle comportant une matrice de photodétecteurs élémentaires
 5 (P) connectés par au moins un bus (Bpel) à un intégrateur déporté (I) convertissant le signal de chaque photodétecteur élémentaire en tension, caractérisé en ce qu'il comporte, entre l'extrémité du bus et l'entrée de l'intégrateur, un dispositif
 10 d'adaptation d'impédance (D) délivrant à sa sortie, pendant le temps de conversion d'un signal de photodétecteur, une variation de charge qui correspond à une fonction affine de la charge présente à l'entrée dudit dispositif d'adaptation.

15 2. Senseur d'images selon la revendication 1, caractérisé en ce que le dispositif d'adaptation d'impédance (D) a une faible capacité de sortie.

3. Senseur d'images selon la revendication 1 ou 2, caractérisé en ce que la variation de charge
 20 est déterminée par :

$$\int_{t=0}^{t=T_{\text{conv}}} I_{\text{inj}}(t) \cdot dt = \int_{t=0}^{t=T_{\text{conv}}} I_{\text{int}}(t) \cdot dt$$

où I_{inj} est le courant instantané du bus injecté à
 25 l'entrée du dispositif d'adaptation d'impédance, I_{int} est le courant instantané à l'entrée de l'intégrateur et T_{conv} est le temps de conversion.

4. Senseur d'images, selon l'une quelconque des revendications 1 à 3, caractérisé en ce que le

dispositif d'adaptation d'impédance est connecté le plus près possible de l'entrée de l'intégrateur.

5. Senseur d'images selon l'une quelconque des revendications 1 à 4, caractérisé en ce que le
5 dispositif d'adaptation d'impédance comporte un transistor TMOS (T) monté en grille commune sur l'entrée de l'intégrateur.

6. Senseur d'images selon l'une quelconque des revendications 1 à 4, caractérisé en ce que le
10 dispositif d'adaptation d'impédance comporte un transistor TMOS à grille commune (T) associé à un amplificateur de contre-réaction (G).

7. Senseur d'images selon la revendication 1, caractérisé en ce que le dispositif d'adaptation
15 d'impédance comporte deux transistors (T1, T2) et deux sources de tension (V1, V2) montés en miroir de courant.

FIG. 1

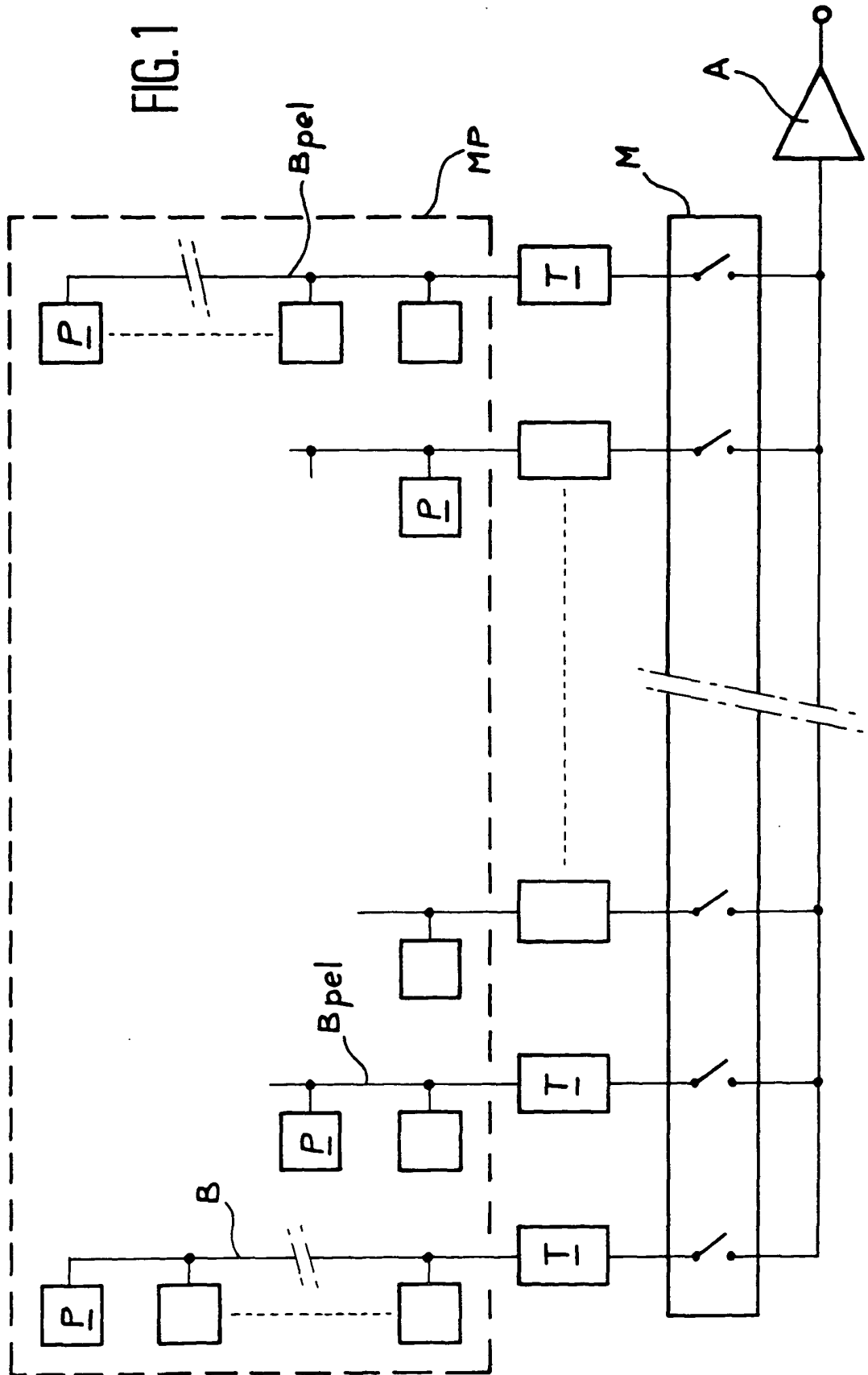


FIG. 2

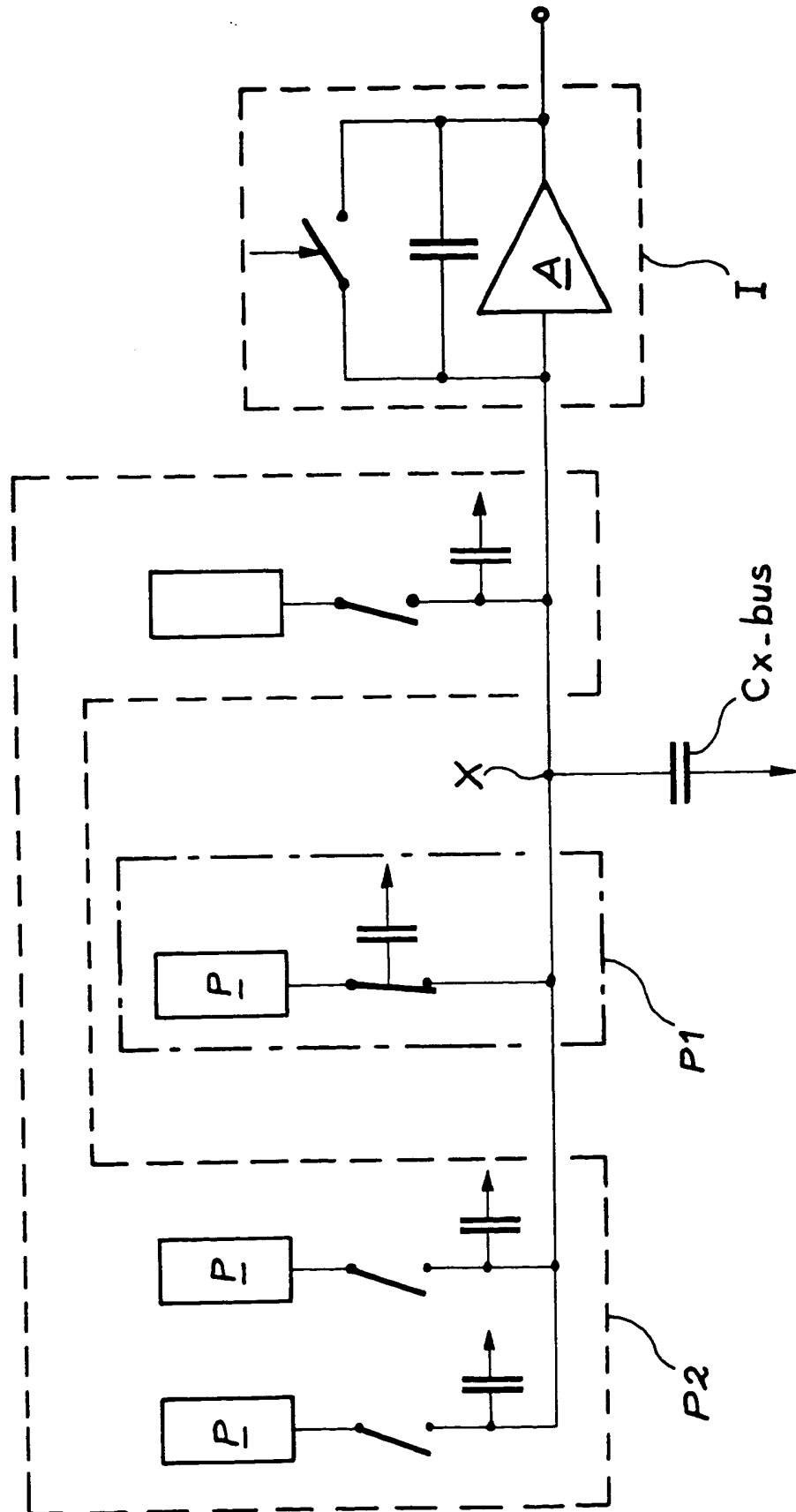


FIG. 3

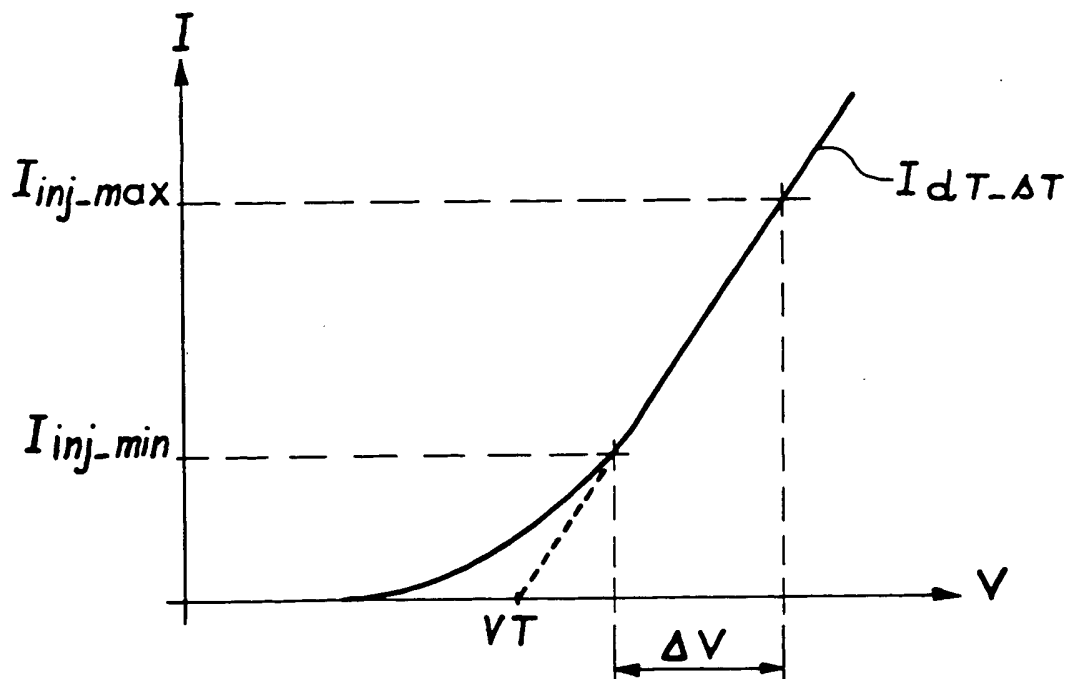
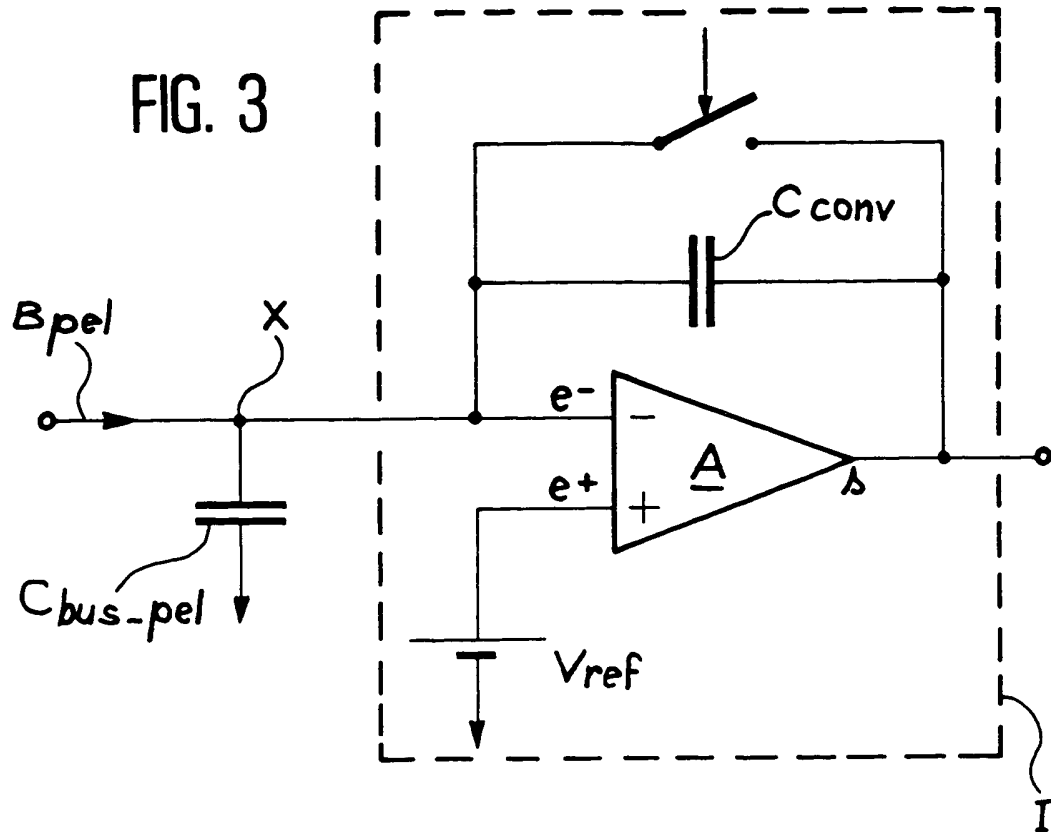


FIG. 6

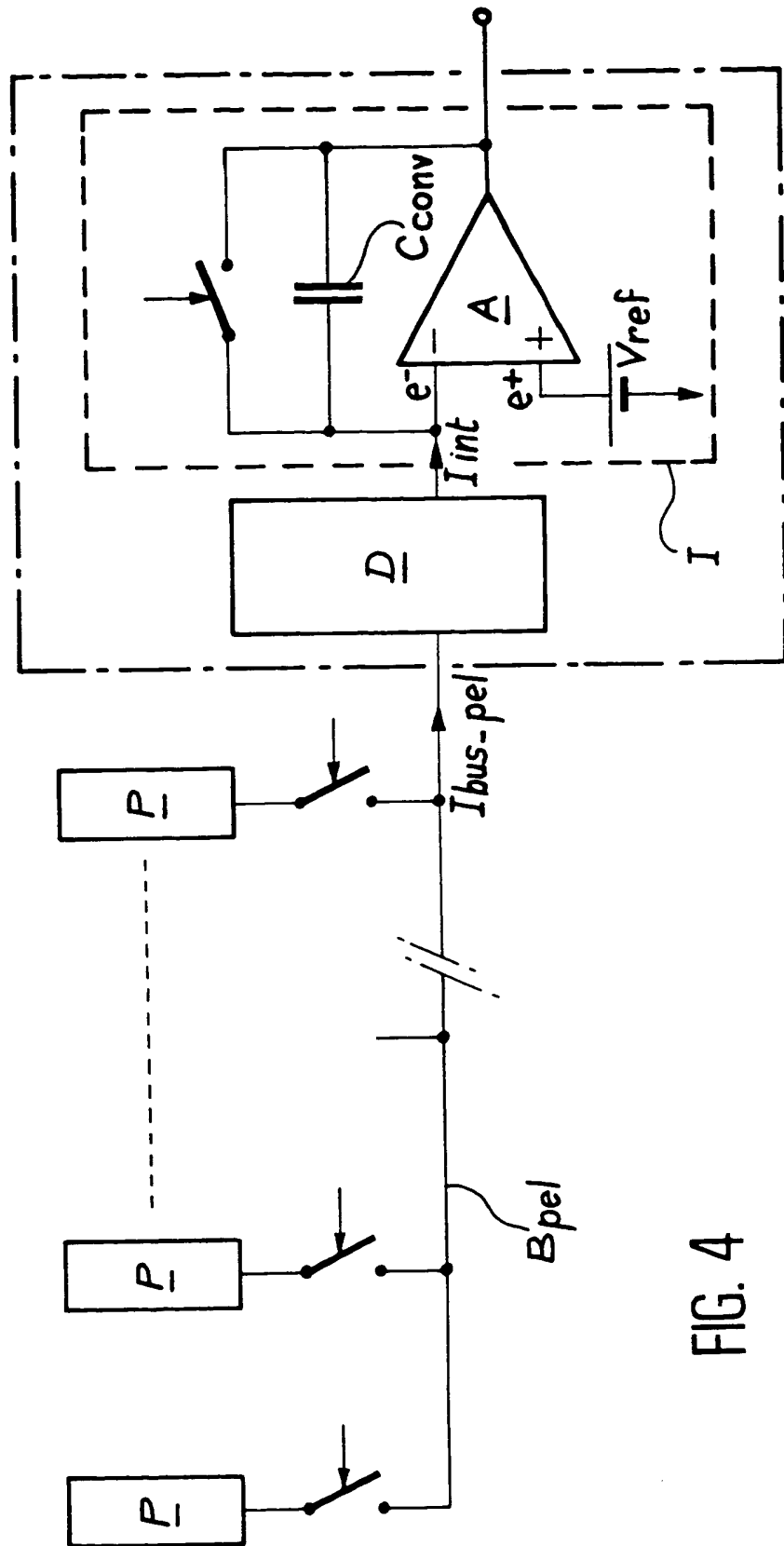


FIG. 4

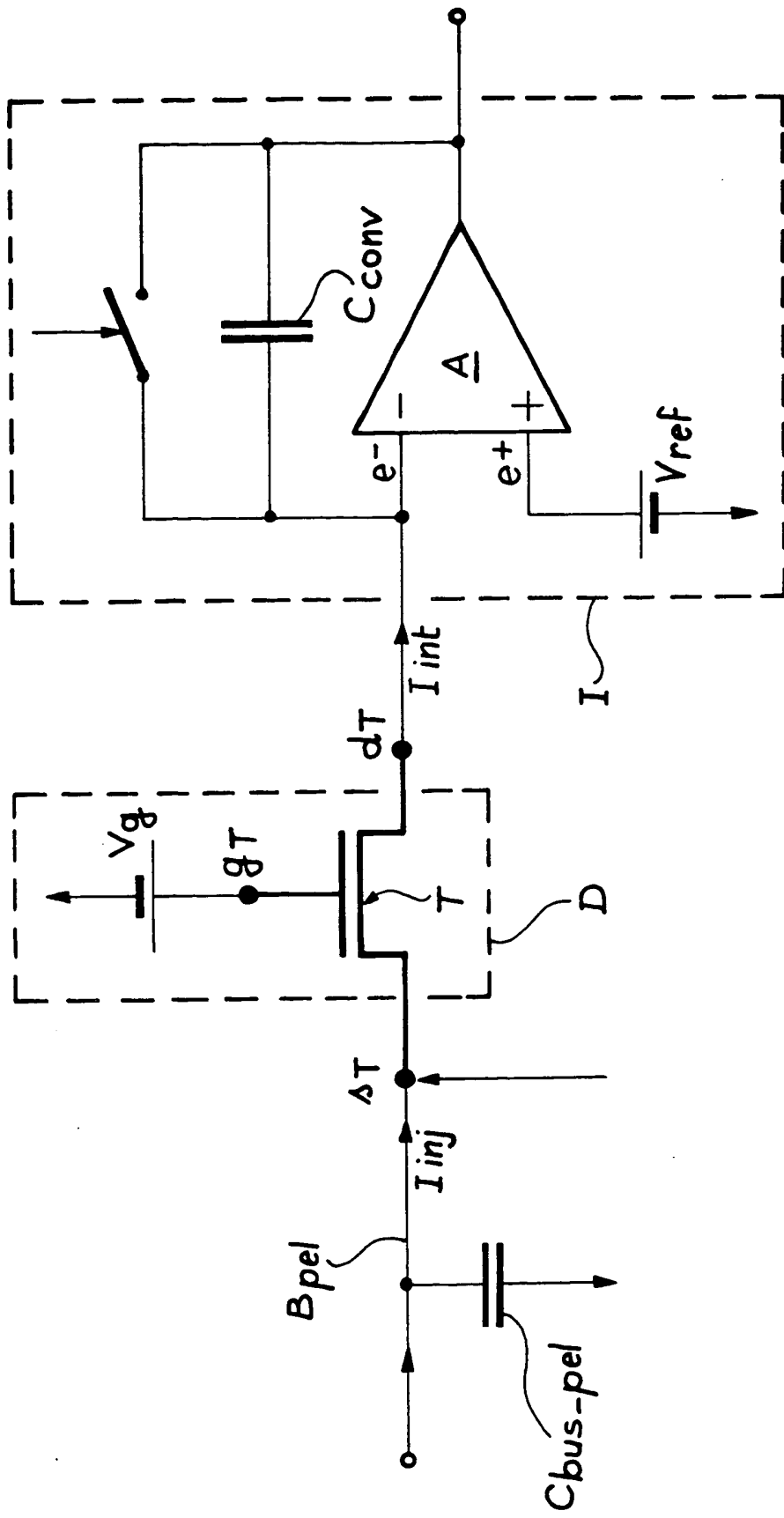


FIG. 5

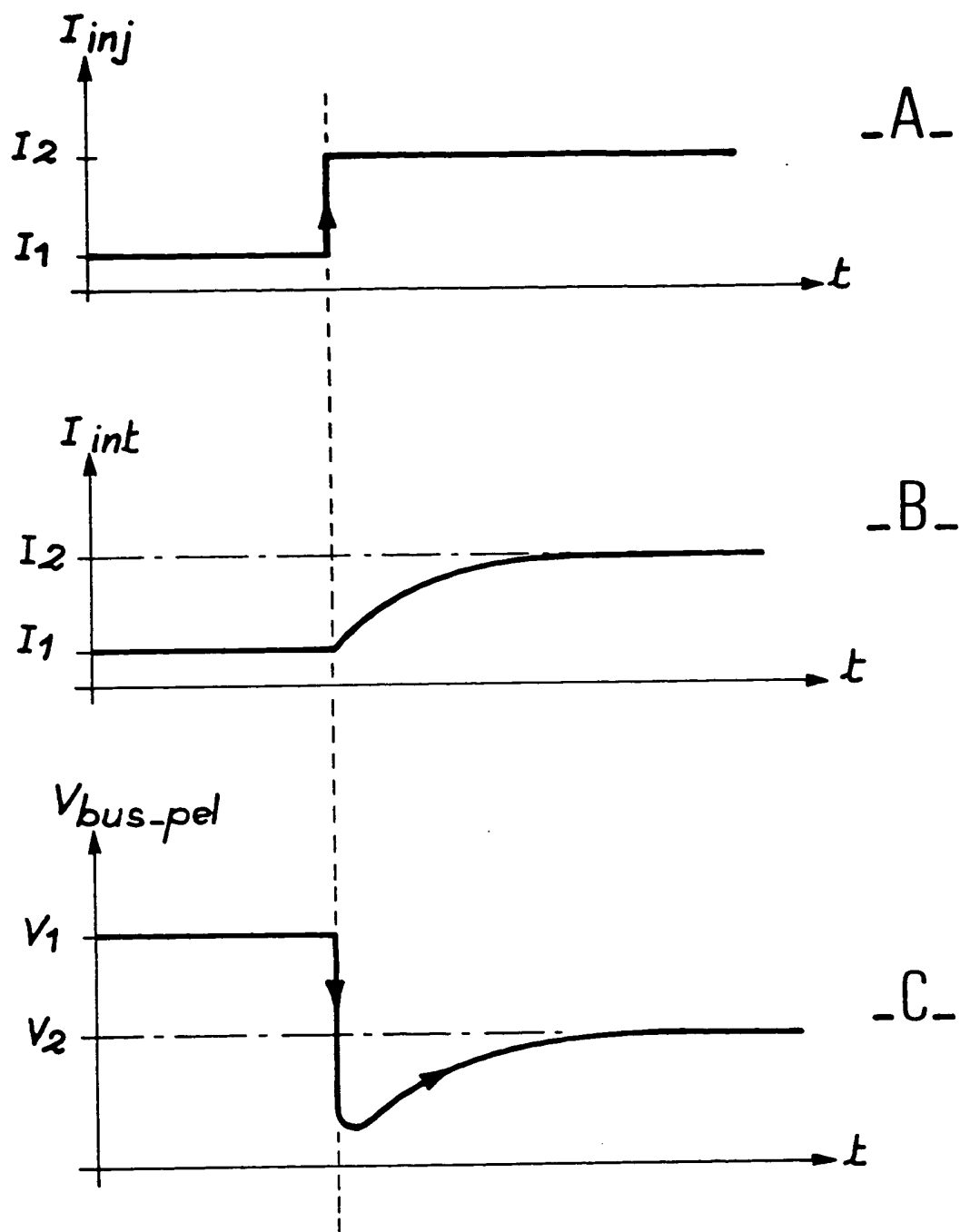


FIG. 7

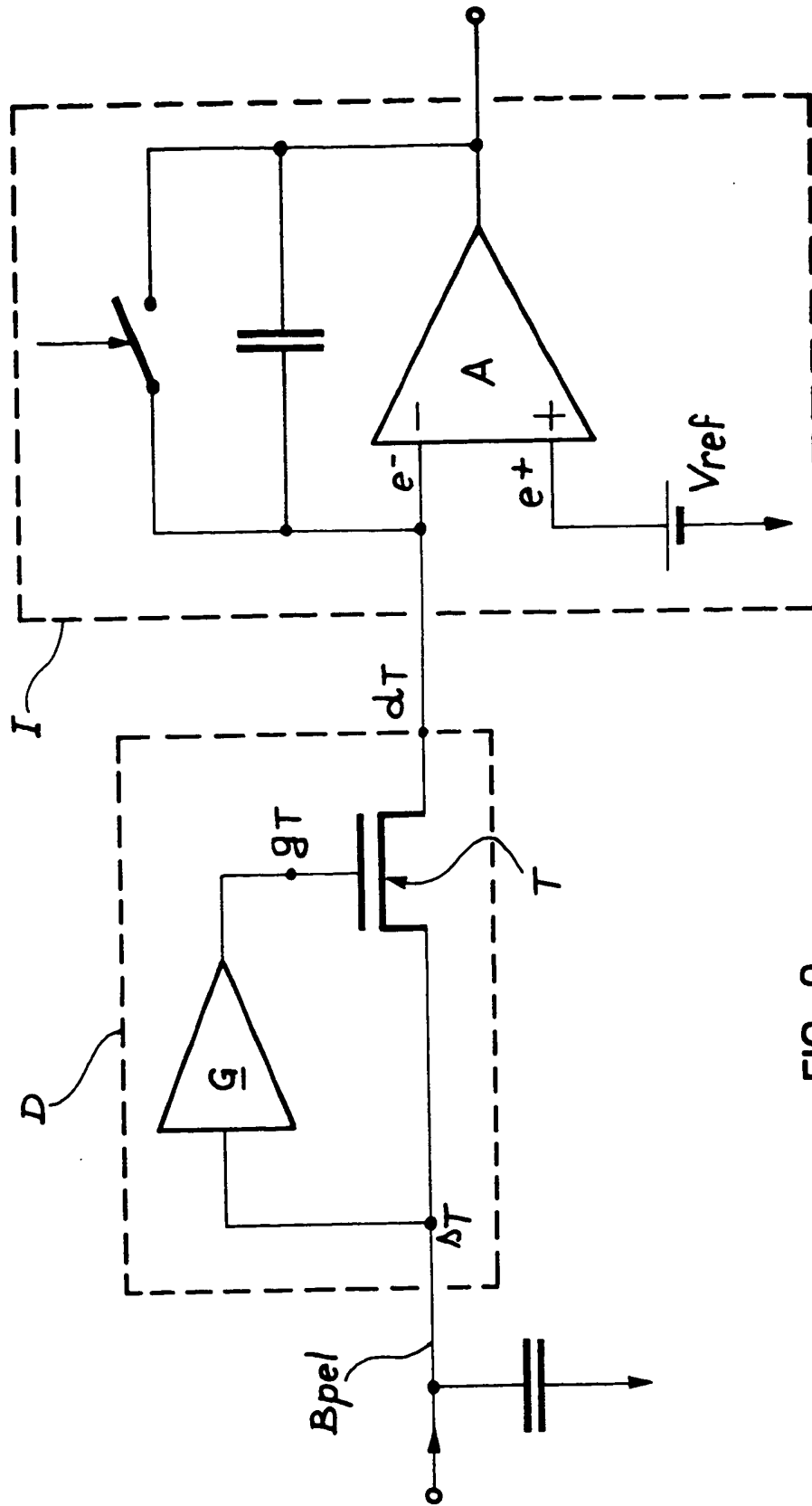


FIG. 8

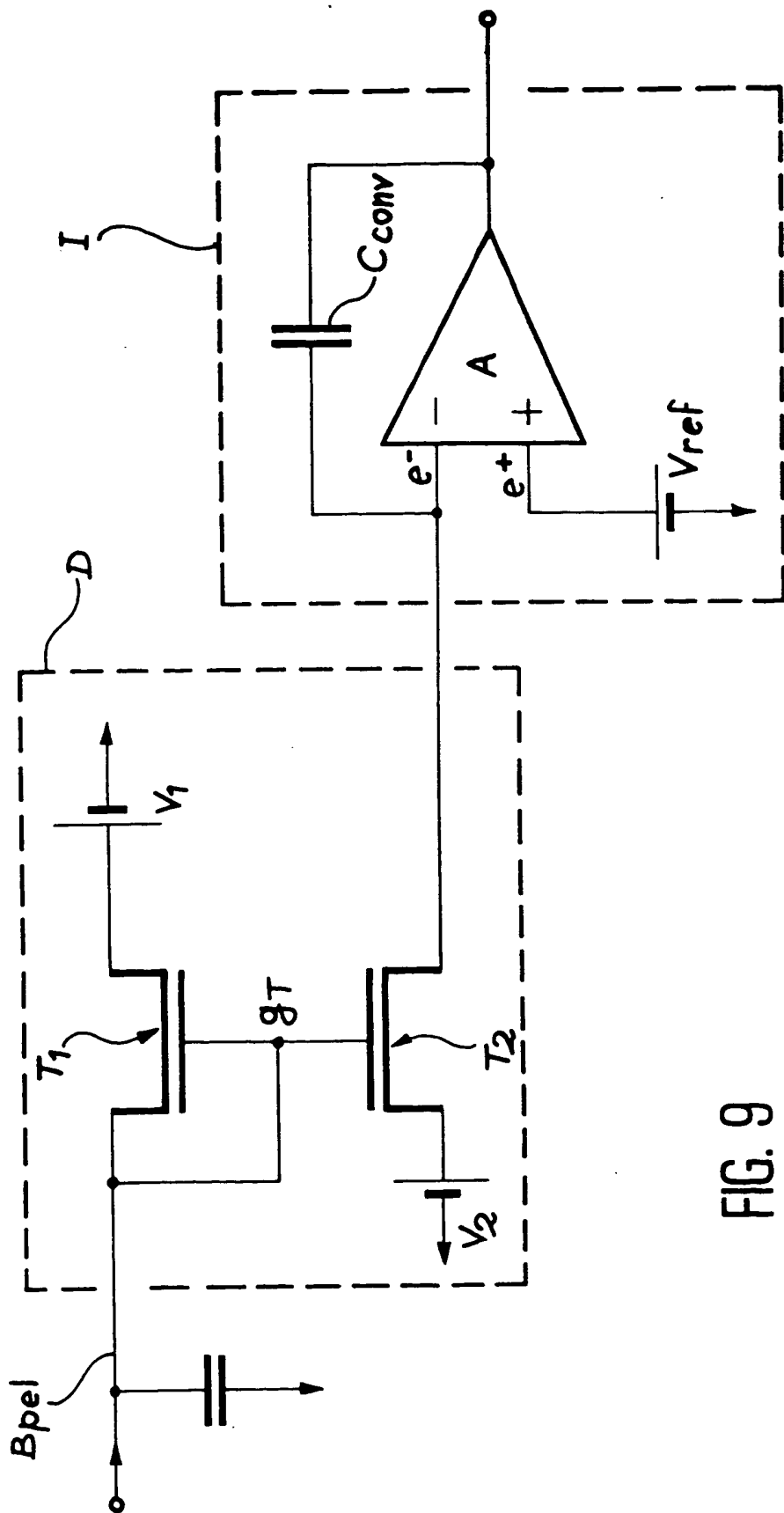


FIG. 9